

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problems Mailbox.**

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号  
特開2001-257289  
(P2001-257289A)

(43) 公開日 平成13年9月21日(2001.9.21)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テームト*(参考)
H 0 1 L 23/12		H 0 5 K 3/34	5 0 1 D 5 E 3 1 9
H 0 5 K 3/34	5 0 1	H 0 1 L 23/12	L

審査請求 未請求 請求項の数13 O L (全 11 頁)

(21) 出願番号 特願2000-68026(P2000-68026)

(22) 出願日 平成12年3月10日(2000.3.10)

(71) 出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(72) 発明者 石井 秀基

東京都千代田区丸の内二丁目2番3号 三

菱電機株式会社内

(74) 代理人 100073759

弁理士 大岩 増雄

Fターム(参考) 5E319 AA03 AB05 AC01 AC11 AC16

AC17 BB05 CC33 CD26 GG09

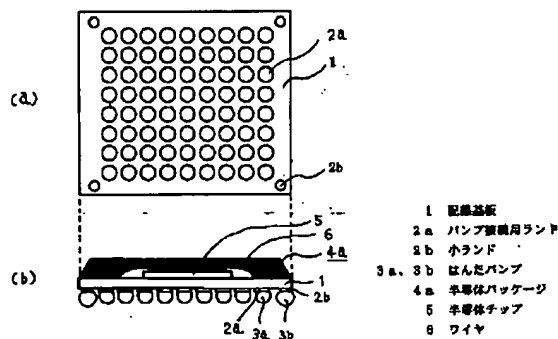
GG20

(54) 【発明の名称】 半導体パッケージ、半導体装置並びに半導体装置の製造方法

(57) 【要約】

【課題】 BGA半導体パッケージを実装基板に実装する際、電気的接合に必要となるランドサイズを確保した上で、はんだ量を多くすることなくはんだパンプの高さをより高くできる半導体装置を得る。

【解決手段】 半導体パッケージ4 aを構成する配線基板1のコーナー部裏面側に、パンプ接続用ランド2 aよりも小さな面積のダミーとなる小ランド2 bを設け、複数個設けられる小ランド2 bの面積は均一とする。パンプ接続用ランド2 a、小ランド2 b上に配置するはんだパンプ3 a、3 bのはんだ量を同量としてもダミーとなる小ランド2 d側にはより大きく高いはんだパンプ3 bを形成できる。



## 【特許請求の範囲】

【請求項1】 半導体チップと、上記半導体チップが上面に搭載され、平面形状が方形である配線基板と、上記配線基板の裏面側に配置されたバンパ接続用ランドと、上記配線基板の四隅のうちの少なくとも3箇所のコーナ

【請求項2】 半導体チップと、上記半導体チップが上面に搭載され、平面形状が方形である配線基板と、上記配線基板の裏面側に配置されたバンパ接続用ランドと、上記配線基板の外周四辺のうちの少なくとも2辺に沿う領域の裏面側に複数個並べて配置された上記バンパ接続用ランドよりも小さな面積の小ランドと、上記バンパ接続用ランド上および上記小ランド上に同量のはんだで形成されたはんだバンパを備えたことを特徴とする半導体パッケージ。

【請求項3】 半導体チップと、上記半導体チップが上面に搭載された配線基板と、上記配線基板の裏面側に配置されたバンパ接続用ランドと、上記配線基板の中央部裏面側に複数行、複数列に並べて配置された上記バンパ接続用ランドよりも小さな面積の小ランドと、上記バンパ接続用ランド上および上記小ランド上に同量のはんだで形成されたはんだバンパを備えたことを特徴とする半導体パッケージ。

【請求項4】 請求項1～3のいずれか一項に記載の半導体パッケージを実装する実装基板を有し、上記実装基板の実装面側には、上記半導体パッケージに配置されたバンパ接続用ランドおよび小ランドに対向する位置に、対向ランドおよび対向小ランドが配置され、上記半導体パッケージのはんだバンパと上記対向ランドおよび上記対向小ランドが電気的に接続されたことを特徴とする半導体装置。

【請求項5】 対向小ランドは、対向ランドよりも小さな面積となるように形成されることを特徴とする請求項4記載の半導体装置。

【請求項6】 小ランドと対向小ランド間に配置されるはんだバンパよりも、バンパ接続用ランドと対向ランド間に配置されるはんだバンパの方が、相対向するランド間の中心部におけるはんだバンパ径が小さく形成されることを特徴とする請求項4または請求項5に記載の半導体装置。

【請求項7】 実装基板の実装面側の対向ランド上には、所定量のはんだが配置され、対向小ランド上には所定量より多くのはんだが配置されてなることを特徴とする請求項4記載の半導体装置。

【請求項8】 半導体チップと、上記半導体チップが上面に搭載され、平面形状が方形である配線基板と、上記配線基板の裏面側に配置されたバンパ接続用ランドと、

上記配線基板の四隅のうちの少なくとも3箇所のコーナ部の裏面側に配置された上記バンパ接続用ランドよりも小さい面積の小ランドを備えたことを特徴とする半導体パッケージ。

【請求項9】 半導体チップと、上記半導体チップが上面に搭載され、平面形状が方形である配線基板と、上記配線基板の裏面側に配置されたバンパ接続用ランドと、上記配線基板の外周四辺のうちの少なくとも2辺に沿う領域の裏面側に複数個並べて配置された上記バンパ接続用ランドよりも小さい面積の小ランドを備えたことを特徴とする半導体パッケージ。

【請求項10】 半導体チップと、上記半導体チップが上面に搭載された配線基板と、上記配線基板の裏面側に配置されたバンパ接続用ランドと、上記配線基板の中央部裏面側に複数行、複数列に並べて配置された上記バンパ接続用ランドよりも小さい面積の小ランドを備えたことを特徴とする半導体パッケージ。

【請求項11】 上面に半導体チップを搭載する配線基板の裏面側にバンパ接続用ランドを形成するとともに、平面形状が方形である上記配線基板の四隅のうちの少なくとも3箇所のコーナ部裏面側に、上記バンパ接続用ランドよりも小さな面積の小ランドを形成する工程、上記バンパ接続用ランドおよび上記小ランド上に同量のはんだよりなるはんだバンパを形成し、半導体パッケージを得る工程、上記半導体パッケージを実装する実装基板の実装面上の、上記バンパ接続用ランドに対向する位置に対向ランドを形成するとともに、上記小ランドに対向する位置に対向小ランドを形成する工程、上記対向ランド上に所定量のはんだを配置するとともに、上記対向小ランド上に上記所定量より多くの量のはんだを配置する工程、上記はんだバンパおよび上記はんだを介して、上記バンパ接続用ランドと上記対向ランド、上記小ランドと上記対向小ランドが電気的に接するように、上記実装基板の実装面上に上記半導体パッケージを実装する工程を含むことを特徴とする半導体装置の製造方法。

【請求項12】 上面に半導体チップを搭載する配線基板の裏面側にバンパ接続用ランドを形成するとともに、平面形状が方形である上記配線基板の外周四辺のうちの少なくとも2辺に沿う領域の裏面側に、上記バンパ接続用ランドよりも小さな面積の小ランドを複数個並べて形成する工程、上記バンパ接続用ランドおよび上記小ランド上に同量のはんだよりなるはんだバンパを形成し、半導体パッケージを得る工程、上記半導体パッケージを実装する実装基板の実装面上の、上記バンパ接続用ランドに対向する位置に対向ランドを形成するとともに、上記小ランドに対向する位置に対向小ランドを形成する工程、上記対向ランド上に所定量のはんだを配置するとともに、上記対向小ランド上に上記所定量より多くの量のはんだを配置する工程、上記はんだバンパおよび上記はんだを介して、上記バンパ接続用ランドと上記対向ラン

ド、上記小ランドと上記対向小ランドが電氣的に接するように、上記実装基板の実装面上に上記半導体パッケージを実装する工程を含むことを特徴とする半導体装置の製造方法。

【請求項13】 上面に半導体チップを搭載する配線基板の裏面側にバンパ接続用ランドを形成するとともに、上記配線基板の裏面側に、上記バンパ接続用ランドよりも小さな面積の小ランドを複数行、複数列に並べて配置形成する工程、上記バンパ接続用ランドおよび上記小ランド上に同量のはんだよりなるはんだバンパを形成し、半導体パッケージを得る工程、上記半導体パッケージを実装する実装基板の実装面上の、上記バンパ接続用ランドに対向する位置に対向ランドを形成するとともに、上記小ランドに対向する位置に対向小ランドを形成する工程、上記対向ランド上に所定量のはんだを配置するとともに、上記対向小ランド上に上記所定量より多くの量のはんだを配置する工程、上記はんだバンパおよび上記はんだを介して、上記バンパ接続用ランドと上記対向ランド、上記小ランドと上記対向小ランドが電氣的に接するように、上記実装基板の実装面上に上記半導体パッケージを実装する工程を含むことを特徴とする半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、ボールグリッドアレイ（以下、端にBGAとする。）構造の半導体パッケージ、半導体装置並びにその製造方法に関するものである。

【0002】

【従来の技術】図11(a)は従来の電子部品の裏面に所定の配列を成す複数のはんだバンパを有するBGA構造の半導体パッケージの配線基板の裏面を示す平面図であり、図11(b)は図11(a)の半導体パッケージの側面図を示すものである。この図11に示すように、半導体パッケージ104aは配線基板101の表面側に半導体チップ105が搭載されワイヤ106により配線基板101と電氣的に接続される。また、配線基板101裏面側には、同一サイズのバンパ接続用ランド102aが形成されており、バンパ接続用ランド102a上には同形状のはんだバンパ103aが形成されている。

【0003】また、図12(a)に、上記の半導体パッケージ104aの実装に用いる従来の実装基板の表面を示す平面図を、図12(b)にその実装製品の側面図を示す。この図12に示すように、実装基板107aの平面には、同一サイズの半導体パッケージ接続用ランド108aが設けられており、はんだバンパ103aを介して半導体パッケージ104aと実装基板107aとの接続が図られている。

【0004】BGA構造の半導体パッケージ104aを実装後、温度変化によって半導体パッケージ104aと

実装基板107aの熱膨張差によるパッケージ外周または搭載された半導体チップエッジ下面部に大きな歪みが生じ、破断が起こるという問題がある。この問題に対し、実装後のはんだバンパ109aの高さを高くすることにより効果があるが、従来の構造の場合、配線基板101および実装基板107aのランドサイズおよびはんだバンパ体積が同じとなるため、実装後のはんだバンパ109aの形状が同じとなり、実装後のパッケージ高さを高くするには、はんだの量を多くするか、または配線基板101および実装基板107aのランドサイズを小さくすることが必要となる。

【0005】しかし、はんだ体積を多くした場合、実装時のはんだショートの問題があり、また、配線基板101および実装基板107aのランドサイズを小さくした場合、接合面積が小さくなることにより接合強度の低下および実装後の温度変化に対し半導体パッケージ104aと実装基板107aの熱膨張差により生じるはんだ接合部の歪みに対する耐性低下の問題が発生する。

【0006】また、特開平10-125847号公報において、実装時のBGA半導体パッケージの反り吸収を目的としてBGA半導体パッケージのマトリクス状に配置されたボールランドおよび実装基板のランド径を外周部より中央部ほど小さく形成する例が開示されており、その他、BGA半導体パッケージにおいてマトリクス状に配置するボール径を外周部より中央部ほど大きく形成する構造が報告されている。

【0007】しかし、この構造の場合、半導体パッケージに形成されたはんだバンパ高さが、中央部より徐々に低くなるため、実装基板への搭載時（リフロー前）、中央部分の小さなエリアが、実装基板に当たる支点となり周囲がシーソー構造となることでパッケージ固定安定性に乏しくパッケージの傾きが発生し、未接触となってしまうという問題があった。

【0008】また、特開平9-8081号公報において、実装時のBGA半導体パッケージの反り吸収を目的としてBGA半導体パッケージの反りに合わせBGA半導体パッケージの反りの量の1/2の位置を基準に、上記BGA半導体パッケージ実装基板のボールランドサイズを下反り方向に広く上反り方向に狭くする構造が報告されている。しかし、この構造の場合、パッケージの反りに合わせランドサイズを変更するため半導体パッケージの辺方向においてもランドサイズが異なる状態となり、実装後の温度変化による半導体パッケージと実装基板との熱膨張差により大きな歪みの発生するパッケージ外周または搭載されたチップエッジ下面部にバンパサイズの小さい部分ができ、実装後の温度変化の歪みに対する耐性低下の問題が発生していた。

【0009】

【発明が解決しようとする課題】この発明は、上記のような問題を解決するためになされたものであり、実装後

のBGA半導体パッケージと実装基板との熱膨張差に起因する歪みの影響を緩和し、はんだバンパ間のショートを抑制し、BGA半導体パッケージと実装基板との電気的接続に用いる実装後のはんだバンパの高さを高くすることが可能な半導体装置およびその製造方法を得ることを目的とする。

#### 【0010】

【課題を解決するための手段】この発明による半導体パッケージは、半導体チップと、上記半導体チップが上面に搭載され、平面形状が方形である配線基板と、上記配線基板の裏面側に配置されたバンパ接続用ランドと、上記配線基板の四隅のうちの少なくとも3箇所のコーナー部の裏面側に配置された上記バンパ接続用ランドよりも小さな面積の小ランドと、上記バンパ接続用ランド上および上記小ランド上に同量のはんだで形成されたはんだバンパを備えたものである。

【0011】また、この発明による半導体パッケージは、半導体チップと、上記半導体チップが上面に搭載され、平面形状が方形である配線基板と、上記配線基板の裏面側に配置されたバンパ接続用ランドと、上記配線基板の外周四辺のうちの少なくとも2辺に沿う領域の裏面側に複数個並べて配置された上記バンパ接続用ランドよりも小さな面積の小ランドと、上記バンパ接続用ランド上および上記小ランド上に同量のはんだで形成されたはんだバンパを備えたものである。

【0012】さらに、この発明による半導体パッケージは、半導体チップと、上記半導体チップが上面に搭載された配線基板と、上記配線基板の裏面側に配置されたバンパ接続用ランドと、上記配線基板の中央部裏面側に複数行、複数列に並べて配置された上記バンパ接続用ランドよりも小さな面積の小ランドと、上記バンパ接続用ランド上および上記小ランド上に同量のはんだで形成されたはんだバンパを備えたものである。

【0013】また、この発明による半導体装置は、上記のような構成の半導体パッケージを実装する実装基板を有し、上記実装基板の実装面側には、上記半導体パッケージに配置されたバンパ接続用ランドおよび小ランドに対向する位置に、対向ランドおよび対向小ランドが配置され、上記半導体パッケージのはんだバンパと上記対向ランドおよび上記対向小ランドが電気的に接続されるものである。

【0014】さらに、この発明による半導体装置は、上記のような構成において、対向小ランドは、対向ランドよりも小さな面積となるように形成されたものである。

【0015】また、この発明による半導体装置は、上記のような構成において、小ランドと対向小ランド間に配置されるはんだバンパよりも、バンパ接続用ランドと対向ランド間に配置されるはんだバンパの方が、相対向するランド間の中心部におけるはんだバンパ径が小さく形成されたものである。

【0016】さらに、この発明による半導体装置は、上記のような構成において、実装基板の実装面側の対向ランド上には、所定量のはんだが配置され、対向小ランド上には所定量より多くのはんだが配置されてなるものである。

【0017】また、この発明による半導体パッケージは、半導体チップと、上記半導体チップが上面に搭載され、平面形状が方形である配線基板と、上記配線基板の裏面側に配置されたバンパ接続用ランドと、上記配線基板の四隅のうちの少なくとも3箇所のコーナー部の裏面側に配置された上記バンパ接続用ランドよりも小さい面積の小ランドを備えたものである。

【0018】また、この発明による半導体パッケージは、半導体チップと、上記半導体チップが上面に搭載され、平面形状が方形である配線基板と、上記配線基板の裏面側に配置されたバンパ接続用ランドと、上記配線基板の外周四辺のうちの少なくとも2辺に沿う領域の裏面側に複数個並べて配置された上記バンパ接続用ランドよりも小さい面積の小ランドを備えたものである。

【0019】また、この発明による半導体パッケージは、半導体チップと、上記半導体チップが上面に搭載された配線基板と、上記配線基板の裏面側に配置されたバンパ接続用ランドと、上記配線基板の中央部裏面側に複数行、複数列に並べて配置された上記バンパ接続用ランドよりも小さい面積の小ランドを備えたものである。

【0020】また、この発明による半導体装置の製造方法は、上面に半導体チップを搭載する配線基板の裏面側にバンパ接続用ランドを形成するとともに、平面形状が方形である上記配線基板の四隅のうちの少なくとも3箇所のコーナー部裏面側に、上記バンパ接続用ランドよりも小さな面積の小ランドを形成する工程、上記バンパ接続用ランドおよび上記小ランド上に同量のはんだよりなるはんだバンパを形成し、半導体パッケージを得る工程、上記半導体パッケージを実装する実装基板の実装面上の、上記バンパ接続用ランドに対向する位置に対向ランドを形成するとともに、上記小ランドに対向する位置に対向小ランドを形成する工程、上記対向ランド上に所定量のはんだを配置するとともに、上記対向小ランド上に上記所定量より多くの量のはんだを配置する工程、上記はんだバンパおよび上記はんだを介して、上記バンパ接続用ランドと上記対向ランド、上記小ランドと上記対向小ランドが電気的に接するように、上記実装基板の実装面上に上記半導体パッケージを実装する工程を含むものである。

【0021】さらに、この発明による半導体装置の製造方法は、上面に半導体チップを搭載する配線基板の裏面側にバンパ接続用ランドを形成するとともに、平面形状が方形である上記配線基板の外周四辺のうちの少なくとも2辺に沿う領域の裏面側に、上記バンパ接続用ランドよりも小さな面積の小ランドを複数個並べて形成する工

程、上記バンパ接続用ランドおよび上記小ランド上に同量のはんだよりなるはんだバンパを形成し、半導体パッケージを得る工程、上記半導体パッケージを実装する実装基板の実装面上の、上記バンパ接続用ランドに対向する位置に対向ランドを形成するとともに、上記小ランドに対向する位置に対向小ランドを形成する工程、上記対向ランド上に所定量のはんだを配置するとともに、上記対向小ランド上に上記所定量より多くの量のはんだを配置する工程、上記はんだバンパおよび上記はんだを介して、上記バンパ接続用ランドと上記対向ランド、上記小ランドと上記対向小ランドが電気的に接するように、上記実装基板の実装面上に上記半導体パッケージを実装する工程を含むものである。

【0022】また、この発明による半導体装置の製造方法は、上面に半導体チップを搭載する配線基板の裏面側にバンパ接続用ランドを形成するとともに、上記配線基板の裏面側に、上記バンパ接続用ランドよりも小さな面積の小ランドを複数行、複数列に並べて配置形成する工程、上記バンパ接続用ランドおよび上記小ランド上に同量のはんだよりなるはんだバンパを形成し、半導体パッケージを得る工程、上記半導体パッケージを実装する実装基板の実装面上の、上記バンパ接続用ランドに対向する位置に対向ランドを形成するとともに、上記小ランドに対向する位置に対向小ランドを形成する工程、上記対向ランド上に所定量のはんだを配置するとともに、上記対向小ランド上に上記所定量より多くの量のはんだを配置する工程、上記はんだバンパおよび上記はんだを介して、上記バンパ接続用ランドと上記対向ランド、上記小ランドと上記対向小ランドが電気的に接するように、上記実装基板の実装面上に上記半導体パッケージを実装する工程を含むものである。

【0023】

【発明の実施の形態】実施の形態1.次に、この発明の実施の形態1について図1を用いて説明する。図1

(a)は、半導体チップを搭載する配線基板の裏面側を示す平面図であり、図1(b)は主に半導体チップを搭載する配線基板によって構成され、裏面に実装基板との電気的接続を図るためのはんだバンパが形成されるBGA半導体パッケージ(以下、単に半導体パッケージとする。)を側面から観察した側面図を示している。

【0024】この図1において符号1は上面に半導体チップ5を搭載する配線基板であり、6は半導体チップ5と配線基板1内の配線とを電気的に接続するためのワイヤ、2aは配線基板1の裏面に形成されたバンパ接続用ランドであり、2bは平面形状が方形である配線基板1の四隅に設けられたダミーとなる小ランドであり、この小ランド2bはバンパ接続用ランド2aよりも小さな面積となるように形成されている。なお、複数個設けられる小ランド2bの面積は同じとなるように揃える。また、符号3aはバンパ接続用ランド2a上に配置された

はんだバンパ、3bは小ランド2b上に配置されたはんだバンパであり、はんだバンパ3a、3bはそれぞれ同量のはんだより構成されている。なお、上記の構成要素によって半導体パッケージ4aが構成されるものとする。

【0025】バンパ接続用ランド2aよりも小さな面積の小ランド2bを設けることによって、図1(b)に示すように、同量のはんだ量でも、小ランド2b上に配置されたはんだバンパ3bを、バンパ接続用ランド2a上のはんだバンパ3aよりも高く形成することが可能となる。また、複数個の小ランド2bの面積が同じとなるように揃えられているために、はんだバンパ3bの高さは同一となる。

【0026】また、配線基板1の裏面側コーナー部の四隅に、それぞれ同じ高さのはんだバンパ3bを形成したことにより、実装後の半導体装置全体としてのバランスを良くすることができ、半導体パッケージ4aを実装基板に実装する際の固定安定性が向上する。なお、図1(a)では、小ランド2bは配線基板1の四隅に配置される例を示したが、四隅のうちの3つのコーナー部に小ランド2bを配置することでも同様に、実装時の固定安定性を得ることが可能である。

【0027】実施の形態2.次に、この発明の実施の形態2について説明する。この実施の形態2では、実施の形態1において示した小ランド2bおよびはんだバンパ3bを有する半導体パッケージ4aを実装基板に実装した例を示す。図2は、実装基板に半導体パッケージ4aを実装した半導体装置の側面図であり、図2において、符号3a a、3b bは、はんだバンパ3a、3bが実装された後の実装後はんだバンパ、7は実装基板、8aはバンパ接続用ランド2aに対向するように実装基板7の実装面側に配置される対向ランド、8bは小ランド2bに対向するように実装基板7の実装面側に配置されるダミーとなる対向小ランドをそれぞれ示している。

【0028】また、対向ランド8aと対向小ランド8bは、同じ面積となるように形成されている。なお、上記の構成要素によって半導体装置4a aが構成されるものとする(実装基板7に半導体パッケージ4aが実装された状態のものを半導体装置4a aとする。)。その他、既に説明のために用いた符号は同一、若しくは相当部分を示すものである。

【0029】配線基板1のコーナー部裏面側に配置されるはんだバンパ3bが、他のはんだバンパ3aよりも高く形成されているために、実装基板7への実装後も、はんだバンパ3bが設けられない場合よりもバンパ高さを高くすることが可能である。コーナー部に配置された実装後はんだバンパ3b bによってバンパ高さが決まるために、他のバンパ接続用ランド2aと対向ランド8aに挟まれた実装後はんだバンパ3a aは縦長楕円の一部分の形状となる。つまり小ランド2bと対向小ランド8b間

に配置される実装後はんだバンプ3 b bよりも、バンプ接続用ランド2 aと対向ランド8 a間に配置された実装後はんだバンプ3 a aの方が、相対向するランド間の中心部におけるバンプ径が小さく形成される。

【0030】従って、実装後の温度変化に起因して生じる半導体パッケージ4 aと実装基板7の熱膨張差のためにはんだ接合部に発生する歪みに対し、実装後のはんだバンプ高さを高くし、かつ電氣的接続のために必要となる実装後はんだバンプ3 a aの形状を縦長楕円の一部の形状とすることでこの悪影響が低減されることが知られていることから、本構造とすることで接合寿命を向上させることが可能となる。

【0031】実施の形態3.次に、この発明の実施の形態3について図3を用いて説明する。図3(a)は、実施の形態1において示した半導体パッケージ4 aを実装基板7に実装した状態の側面図であり、図3(b)はこの発明の実施の形態3の特徴である実装基板7の実装面側を示す平面図であり、この図3において符号8 b bは実装基板7の実装面側の、小ランド2 bに対向する位置に配置形成された対向小ランドを示すものである。先述の実施の形態2においては、対向小ランド8 bは、他の対向ランド8 aと同じ面積となるように形成されていたが、この実施の形態3では、対向小ランド8 b bは、他の対向ランド8 aよりも小さな面積となるように形成されている。

【0032】対向小ランド8 b bを、対向ランド8 aよりも小さな面積に形成しているため、実施の形態2で示した実装後はんだバンプ3 b bと比較して、より一層バンプ高さを高くすることが可能であり、はんだバンプの接合寿命を向上させることが可能となる。

【0033】実施の形態4.次に、この発明の実施の形態4について図4を用いて説明する。図4(a)は、配線基板1の裏面側を示す平面図であり、図4(b)は半導体チップ5およびこれを搭載する配線基板1により主に構成される半導体パッケージ4 aの側面図を示している。図4において、符号2 cは平面形状が方形である配線基板1の外周四辺に沿う領域の裏面側に複数個並べて配置された小ランドであり、3 cは小ランド2 c上に配置されたはんだバンプを示している。

【0034】なお、先述の実施の形態1の場合と同様に、小ランド2 cは、他のバンプ接続用ランド2 aよりも小さな面積となるように形成されており、複数個設けられる小ランド2 cは個々が同じ面積となるように揃える。小ランド2 c上およびバンプ接続用ランド2 a上には同量のはんだ量からなるはんだバンプ3 c、3 aが配置されている。

【0035】実施の形態1において示したように、ランドの面積の相違によって、小ランド2 c上のはんだバンプ3 cが、他のはんだバンプ3 aよりも高く形成され、この、より高いはんだバンプ3 cが、配線基板1のコー

ナー部だけでなく、配線基板1の外周を囲むように連続的に配置されており、そのはんだバンプ3 cの高さが均一であるため、半導体装置のバランスを取ることができ、実装基板への実装の際の固定安定性を向上させることが可能である。

【0036】また、図4においては小ランド2 cが配線基板1の外周を囲むように、外周四辺に沿って連続的に配置形成された例を示したが、四辺のうちの少なくとも2辺に沿う領域に連続的に配置することでも、同様に、半導体装置のバランスを取ることができ、実装時の固定安定性を向上させることが可能である。

【0037】実施の形態5.次に、この発明の実施の形態5について図5を用いて説明する。図5は、先述の実施の形態4において示した半導体パッケージ4 aを、実装基板7に実装した状態の半導体装置の側面図を示しており、図5において符号3 c cは小ランド2 cと対向小ランド8 bに実装された実装後はんだバンプを示しており、その他、既に説明のために用いた符号と同一符号は同一、若しくは相当部分を示すものである。

【0038】半導体パッケージ4 aを、同一の面積の対向ランド8 aおよび対向小ランド8 bが形成された実装基板7に実装した際、半導体パッケージ4 a側の小ランド2 cの面積を他のバンプ接続用ランド2 aより小さな面積としているために、実装後はんだバンプ3 c cの高さを高くすることが可能であり、かつ、実装後はんだバンプ3 a aが縦長楕円の一部の形状となるように、つまりダミー側の実装後はんだバンプ3 c cよりも実装後はんだバンプ3 a aのバンプ径を小さくすることが可能となる。

【0039】上記のような構造とすることによって、実装後の温度変化に起因する半導体パッケージ4 aと実装基板7の熱膨張差によってはんだ接合部に生じる歪みによる悪影響を低減することが可能となる。また、より多数の実装後はんだバンプ3 c cによって半導体パッケージ4 aの重量を支える状態となるため、コーナー部のみに配置されたはんだバンプによって支えた場合よりも、実装後はんだバンプ3 c cの高さをより高くすることが可能となり、半導体装置のバランスが取れ、実装時の固定安定性を向上させることができる。

【0040】実施の形態6.次に、この発明の実施の形態6について図6を用いて説明する。図6において、符号8 cは実装基板7の実装面側の、小ランド2 cに対向する位置に配置された対向小ランドであり、この対向小ランド8 cは他の対向ランド8 aよりも小さな面積となるように形成されている。なお、複数個設けられる対向小ランド8 cは同じ面積となるように揃えられている。

【0041】実施の形態5では、対向小ランド8 bは他の対向ランド8 aと同じ面積となるように形成された例を示したが、この実施の形態6に示すように、対向ランド8 aよりも小さな面積の対向小ランド8 cを形成する

ことによって、実装後はんだバンパ3 c cの高さをより高くすることが可能となり、半導体装置のバランスを取ることができ、実装時の固定安定性を向上させることができる。

【0042】実施の形態7.次に、この発明の実施の形態7について図7を用いて説明する。図7(a)は、配線基板1の裏面側のバンパ接続用ランドの配置を示す平面図であり、図7(b)は、主に半導体チップ5を搭載する配線基板1によって構成される半導体パッケージ4 aの側面図を示している。図7において、符号2 dは配線基板1の半導体チップ5の真裏である配線基板1の中央部裏面側に複数行、複数列に並べて配置された小ランド、3 dは小ランド2 d上に配置されたはんだバンパを示すものであり、小ランド2 dは他のバンパ接続用ランド2 aよりも小さな面積となるように形成されており、複数個形成される小ランド2 dは均一の面積となるように揃えられている。また、はんだバンパ3 dのはんだ量は他のはんだバンパ3 aのはんだ量と同量であり、小ランド2 dはダミーとして用いるのではなく電気的接続に用いるものである。

【0043】上記のように構成された半導体パッケージ4 aは、配線基板1の中央部に、他よりも高いはんだバンパ3 dを形成することが可能であり、また、そのはんだバンパ3 dの高さを均一に揃えることが可能であるため、半導体装置のバランスを取ることができ、実装時の固定安定性を向上させることが可能である。また、配線基板1の中央部に集中して径の大きなはんだバンパ3 dを配置する構造であるため、配線基板1の最外周に沿ってダミーとなる径の大きなはんだバンパを配置する場合よりも、半導体パッケージ4 aのパッケージサイズを小さくすることも可能となる。

【0044】実施の形態8.次に、この発明の実施の形態8について図8を用いて説明する。図8は、上述の実施の形態7において示した半導体パッケージ4 aを実装基板7に実装した場合の側面図を示しており、図8において符号3 d dは、小ランド2 dとその対向小ランド8 dとに挟まれる実装後はんだバンパである。実装基板7側に配置される対向ランド8 aと対向小ランド8 dは同じ面積に形成されている。

【0045】対向ランド8 aと対向小ランド8 dの面積が同じであっても、実施の形態2、実施の形態5と同様に、半導体パッケージ4 a側に設けられた小ランド2 dがバンパ接続用ランド2 aよりも小さな面積に形成されているため、従来の構造の半導体装置よりも実装後はんだバンパの高さを高くすることが可能となる。また、バンパ接続用ランド2 aと対向ランド8 aに挟まれる実装後はんだバンパ3 a aのバンパ径は、実装後はんだバンパ3 d dのバンパ径よりも小さくなり、縦長楕円の一部の形状となる。

【0046】上記のような構成とすることによっても、

半導体装置のバランスを取ることができ、実装時の固定安定性を向上させることが可能であり、また、実施の形態7において示したように、半導体パッケージ4 aのサイズを小さくできるため半導体パッケージ4 aの外周に生じる歪みの耐性を向上させることができる。さらに、搭載された半導体チップ5のエッジ下面の歪みの悪影響も低減することが可能となる。

【0047】実施の形態9.次に、この発明の実施の形態9について図9を用いて説明する。図9(a)は、上述の実施の形態7において示した、配線基板1の中央部の半導体チップ5の裏側に小ランド2 dを形成した半導体パッケージ4 aを、実装基板7に実装した場合の側面図を示しており、図9(b)は、実装基板7の実装面側の平面図を示している。この図9において、符号8 d dは実装基板7の小ランド2 dに対向する位置に配置された対向小ランドを示しており、対向小ランド8 d dは、他の対向ランド8 aよりも小さな面積となるように形成され、また複数個設けられる対向小ランド8 d dは均一の面積に揃えられている。

【0048】このように、対向小ランド8 d dを、他の対向ランド8 aよりも小さな面積となるようにしたこと、で、実施の形態8に示した場合よりも、実装後はんだバンパ8 d dをより高く形成することが可能となり、半導体装置のバランスを取ることができ、実装時の固定安定性を向上させることが可能となり、バンパ接合寿命を向上させることができる。

【0049】実施の形態10.次に、この発明の実施の形態10について図10を用いて説明する。先述の実施の形態2、3、5、6、8、9では、実装基板7側に形成された対向ランド上および対向小ランド上にはんだペーストを配置しない状態で半導体パッケージ4 aを実装した例を示した。つまり、上述の例は、ダミーとして形成されたランド間と、電気的接続のために必要となるランド間に配置されたはんだバンパがいずれも同量のはんだよりなっていた。この実施の形態10では、実装基板7側のランド上に、別途はんだペーストをスクリーン印刷などの方法で配置し、対向小ランド8 b上に対向ランド8 a上に配置する量よりも、より多くのはんだペーストを配置することで、実装後はんだバンパの高さをより高くする技術について示す。

【0050】先述の実施の形態1において示した半導体パッケージ4 aを実装する実装基板7の実装面側にはんだペーストを配置する場合、図10(a)に示すように、実装基板7の対向ランド8 aおよび対向小ランド8 bを形成した実装面上に、メタルマスク10を位置合わせして重ね合わせる。このメタルマスク10には、対向ランド8 a上に位置するように開口部11が設けられ、対向小ランド8 b上に位置するように開口部11よりも大きな開口部12が設けられている。

【0051】その後、メタルマスク10上にはんだペーストを塗布し、メタルマスク10を剥離することで、



スト13を供給し、スキージ14によって均すことではんだペースト13を開口部11、12に充填する。開口部の大きさに応じて、より大きく形成された開口部12には、開口部11よりも多くの量のはんだペーストが配置される。

【0052】図10(b)に示すように、半導体パッケージ4aを実装する場合、バンパ接続用ランド2aと対向ランド8a間には、はんだバンパ2aと対向ランド8a上に配置されたはんだペースト13aが挟まれた状態となり、同様に、小ランド2bと対向小ランド8b間には、はんだバンパ2b(2aと同じはんだ量)と対向小ランド8b上に配置されたはんだペースト13bが挟まれた状態となる。従って、図10(c)に示すように、実装処理のための熱処理後は、小ランド2bと対向小ランド8bに挟まれた実装後はんだバンパ13bbは、バンパ接続用ランド2aと対向ランド8aに挟まれた実装後はんだバンパ13aaよりも多くのはんだ量より構成されることになり、よりはんだバンパ13bbの高さを高くすることが可能となり、実装後の温度変化に対する接合寿命を向上させることができる。

【0053】

【発明の効果】この発明による半導体パッケージは、小ランドが配線基板のコーナー部の3箇所に配置され、小ランドとバンパ接続用ランドに同量のはんだからなるはんだバンパを配置した構造であるため、小ランド上に形成されるはんだバンパを他よりも高く大きく形成することが可能であり、実装時の半導体パッケージと実装基板とのバランスが取れ、固定安定性を向上させることが可能である。

【0054】また、この発明による半導体パッケージは、小ランドを配線基板の外周四辺のうちの2辺以上に複数個並べて配置した構造であるため、コーナー部のみに小ランドを設けた場合と比較してもさらに、実装時の半導体パッケージ実装基板とのバランスが取れ、固定安定性を向上させることが可能である。

【0055】さらに、この発明による半導体パッケージは、小ランドを配線基板の中央部裏面側に複数行、複数列に並べて配置した構造であるため、小ランド上に配置される他よりも高く大きく形成されるはんだバンパを半導体パッケージの中央部に集中させて配置でき、小ランドを配線基板のコーナー部若しくは外周に沿って配置した場合よりも、全てのはんだバンパが占める面積を小さくでき、半導体パッケージの平面形状の小型化が可能となり、また実装時に配線基板中央部である半導体チップ下面のチップエッジ近傍に生じる歪みに対する耐性も向上させることができる。

【0056】また、この発明による半導体装置は、上記のような半導体パッケージを、対向小ランドを有する実装基板に実装してなり、小ランドおよび対向小ランド間によりバンパ径の大きなはんだバンパを挟み、他のはん

だバンパのバンパ径がより小さくなるような形状を実現でき、全体的にはんだバンパ高さを高くすることが可能であり、半導体装置のバランス向上、実装時の固定安定性の向上という効果に加え、半導体パッケージと実装基板の熱膨張差に起因する歪みに対しての耐性が強化され、はんだバンパの接合寿命も向上させることが可能である。

【0057】さらに、この発明による半導体装置は、対向小ランドの面積を他の対向ランドの面積よりも小さく形成することによって、小ランドと対向小ランド間に配置されるはんだバンパをより高く大きく形成できるため、全体的にはんだバンパの高さを一層高くすることが可能である。

【0058】また、この発明による半導体装置は、実装後の小ランドと対向小ランド間に配置されたはんだバンパのバンパ径よりも、バンパ接続用ランドと対向ランド間に配置されたはんだバンパのバンパ径の方が小さくなる構造とすることによって、電気的接続のために必要となる十分な面積のバンパ接続用ランドを形成しても、小ランド等が設けられない場合よりも、より高いはんだバンパ高さを得ることが可能である。

【0059】さらに、この発明による半導体装置は、実装基板側の対向ランド上に所定量のはんだを配置し、対向小ランド上に所定量より多くの量のはんだを配置した構造の実装基板に、半導体パッケージを実装した構造であるため、ダミー側のはんだ量が他よりも多くなり、より一層はんだバンパの高さを高くすることが可能となる。

【0060】また、この発明による半導体装置の製造方法は、実装基板側の対向ランド上に所定量のはんだを配置し、対向小ランド上に所定量より多くの量のはんだを配置する工程を含んでいるため、実装後の小ランドと対向小ランド間に配置されるはんだバンパのバンパ量を他よりも多くでき、小ランドの面積を他よりも小さく形成する効果に加え、より一層はんだバンパの高さを高くすることが可能となり、半導体装置のバランス向上、実装時の固定安定性を向上に加え、熱膨張差に起因する歪みに対する耐性も向上、バンパ接合寿命向上という効果を奏する半導体装置を得ることができる。

【図面の簡単な説明】

【図1】 この発明の実施の形態1による半導体パッケージを示す図である。

【図2】 この発明の実施の形態2による半導体装置を示す図である。

【図3】 この発明の実施の形態3による半導体装置を示す図である。

【図4】 この発明の実施の形態4による半導体パッケージを示す図である。

【図5】 この発明の実施の形態5による半導体装置を示す図である。

15

【図6】 この発明の実施の形態6による半導体装置を示す図である。

【図7】 この発明の実施の形態7による半導体パッケージを示す図である。

【図8】 この発明の実施の形態8による半導体装置を示す図である。

【図9】 この発明の実施の形態9による半導体装置を示す図である。

【図10】 この発明の実施の形態10による半導体装置の製造方法を示す図である。

【図11】 従来の技術を示す図である。

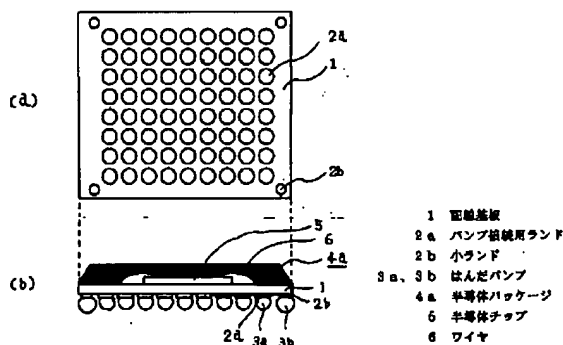
【図12】 従来の技術を示す図である。

【符号の説明】

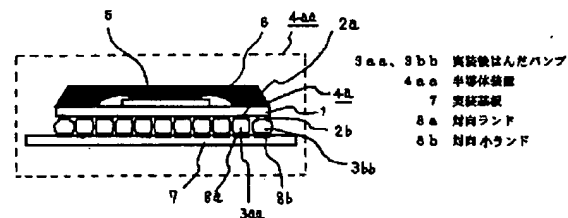
16

1. 配線基板 2a. バンプ接続用ランド  
2b、2c、2d. 小ランド  
3a、3b、3c、3d. はんだバンプ  
3aa、3bb、3cc、3dd、13aa、13bb. 実装後はんだバンプ  
4a. 半導体パッケージ 4aa. 半導体装置 5. 半導体チップ  
6. ワイヤ 7. 実装基板 8a. 対向ランド  
8b、8bb、8c、8d、8dd. 対向小ランド  
10. メタルマスク 11、12. 開口部 13. はんだペースト  
13a、13b. はんだペースト 14. スキージ。

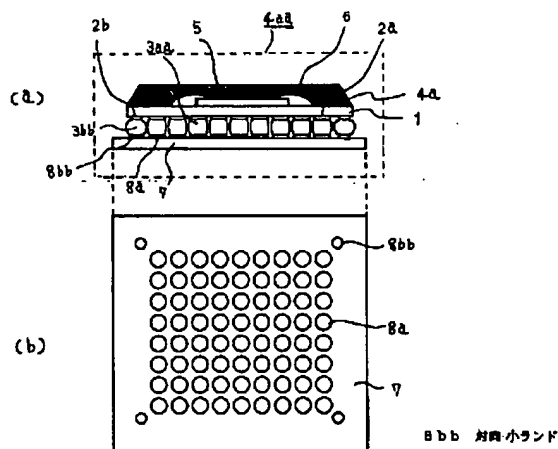
【図1】



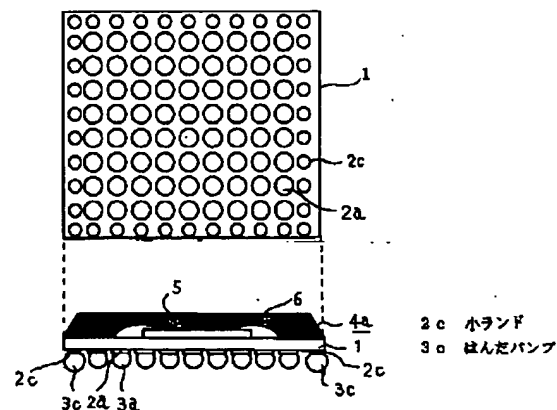
【図2】



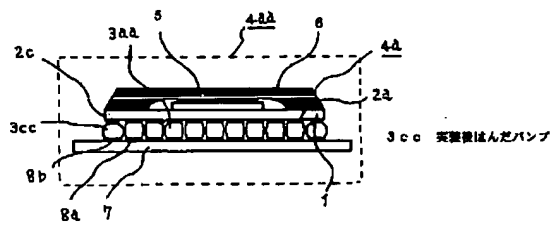
【図3】



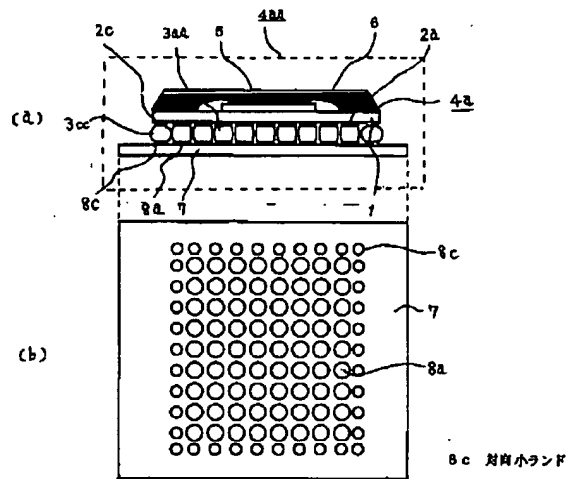
【図4】



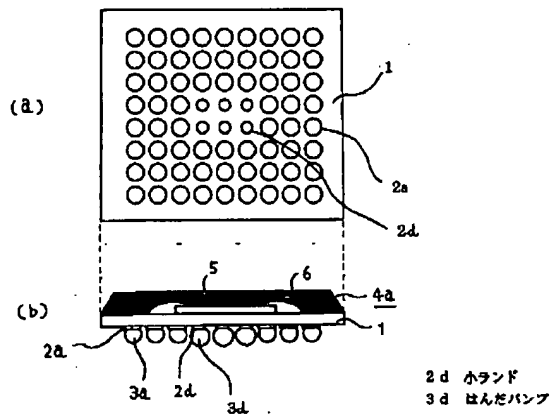
【図5】



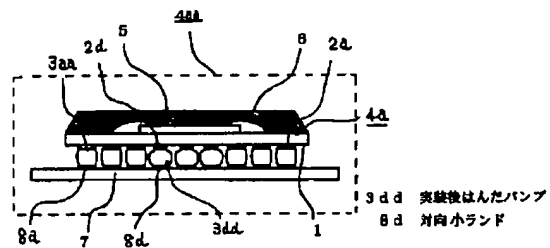
【図6】



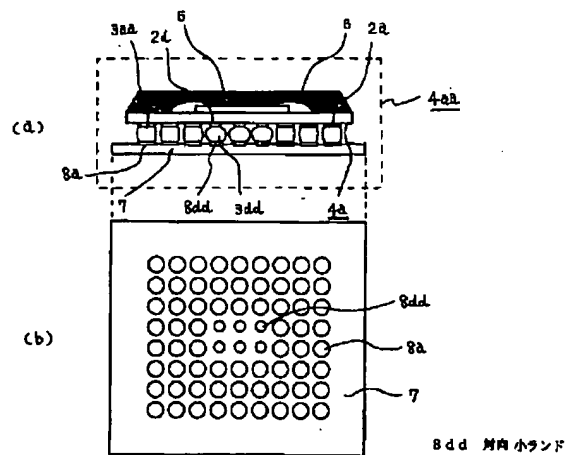
【図7】



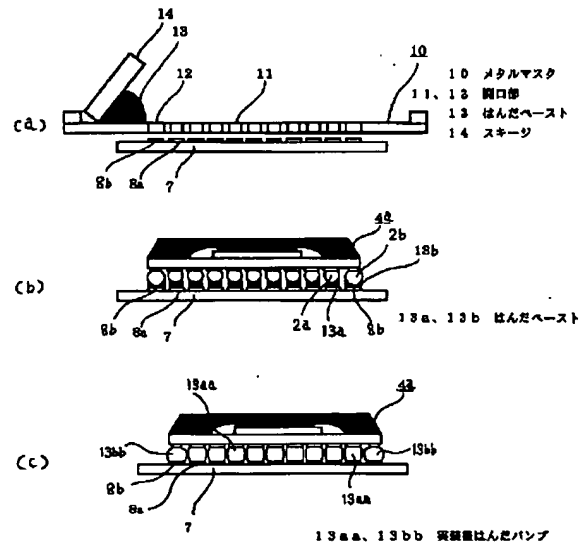
【図8】



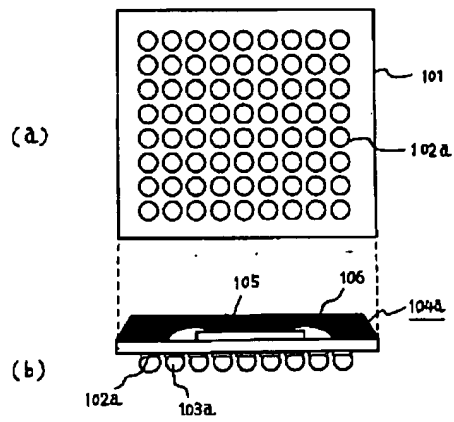
【図9】



【図10】



【図11】



【図12】

